

Modelado de dispositivos activos de microondas utilizando código Verilog-A

Jose M^a Zamanillo⁽¹⁾, S. Rivera⁽¹⁾, P.L. López-Espí⁽²⁾, J. Campelo⁽¹⁾, R. Torres⁽²⁾, A. Mediavilla⁽¹⁾ y C. Pérez Vega⁽¹⁾

jose.zamanillo@unican.es, pablo.lopez@uah.es, campelo.jm@gmail.com, rtbenito@indra.es, media@dicom.unican.es & perezvr@unican.es.

⁽¹⁾ Dpto. de Ingeniería de Comunicaciones (DICOM). Universidad de Cantabria, Laboratorios de I+D+i Telecomunicación, Plaza de la Ciencia, Av. de los Castros s/n. 39005 Santander (Cantabria).

⁽²⁾ Dpto. de Teoría de la señal y Comunicaciones. Universidad de Alcalá de Henares. Escuela Politécnica, 28871 Alcalá de Henares (Madrid).

Abstract- The long term impact of microwave communication technologies will be functionality simulated and design on traditional computing and usual RF and microwave communication simulators such as: PSPICE, Agilent ADS, Agilent GENESYS, AWR Microwave Office, etc. This ability, allows making possible the enabling of the digital computer interaction and simulation with the designer and the world around it. This paper shows the simplicity and friendly-to-use technique of modelling active microwave devices using Verilog-A language, several examples has been studied under different commercial simulators: Agilent ADS and GENESYS.

I. INTRODUCCIÓN

El gran avance tecnológico producido en los últimos años en el ámbito de las comunicaciones, ha incrementado la complejidad de los dispositivos de RF y microondas. Todo ello ha ido acompañado de un refinamiento de las herramientas CAD de alta frecuencia utilizadas en simulación, exigiéndoles que muestren la máxima fidelidad posible a la realidad de su funcionamiento con la seguridad de que el prototipo funcione a la *primera*. Por esta razón, grandes empresas han invertido en el desarrollo de software de simulación de RF y microondas como pueden ser Agilent ADS, GENESYS, HSPICE ó AWR Microwave Office, y en el caso de los tres primeros, soportan la utilización de Verilog-A, un completo lenguaje de programación que permite definir cualquier tipo de circuito para su posterior simulación. Este último punto es de gran importancia debido a que como norma general la creación continua de nuevos modelos y la necesidad de trabajar con ellos hace imprescindible una herramienta que simplifique su modelado. A raíz de la participación nuestro grupo de investigación en la red de excelencia Europea TARGET [1], se adoptó Verilog-A como lenguaje para la descripción de aquellos modelos compactos de dispositivos activos de RF y microondas que habitualmente no aparecen en librerías comerciales. En esta comunicación se mostrará la flexibilidad, potencia y transportabilidad entre plataformas de este lenguaje en la descripción de modelos de dispositivos de RF y microondas. Para ello se presentarán, simulaciones de dispositivos de microondas en dos plataformas distintas disponibles en el Dpto. de Ingeniería de Comunicaciones de la Universidad de Cantabria: ADS y GENESYS ambas de Agilent Technologies.

II. EL LENGUAJE VERILOG-A

El lenguaje Verilog-A ha sido utilizado durante la última década para descripción hardware analógico, de alto nivel y su implementación en simuladores comerciales que soporten dicho estándar del IEEE [2].

Los modelos descritos con el lenguaje Verilog-A se comportan idénticamente que los modelos internos o *built-in* de cualquiera que sea el programa en el que son compilados. Con la especial ventaja que a diferencia de los que ya se encuentran incluidos, se puede modificar fácilmente la descripción del dispositivo y por tanto realizar tantos cambios como interese [3]. Además, es un lenguaje en continua evolución ya que existen organismos como *The Compact Model Council* [4] interesados en extender este metalenguaje a diversas ramas de la ciencia e ingeniería. Pero sin duda la característica que hace más atractivo el uso de Verilog-A es su portabilidad, ya que partiendo de un fichero base en código ASCII, éste puede ser compilado y simulado en diferentes plataformas de simulación (Agilent GENESYS, ADS, HSPICE, etc...) permitiendo además cualquier tipo de análisis soportado por el simulador: DC, scattering, balance armónico, transitorio, etc.

A. Funcionamiento de Verilog-A

Las claves del funcionamiento del lenguaje Verilog-A consisten son dos:

- Un compilador que genera dinámicamente una librería enlazable ó DLL *dynamic link library* a partir de ficheros ASCII.
- Un entorno de tiempo de ejecución RTE *run-time enviroment* distinto para cada simulador en cuestión.

El programador del modelo proporciona la relación constitutiva entre las entradas y salidas (tensiones, corrientes o cargas), los nombres de los parámetros y los rangos de validez de variables y expresiones a utilizar, mientras que el compilador de Verilog-A gestiona las interacciones necesarias entre el modelo desarrollado y el simulador utilizado.

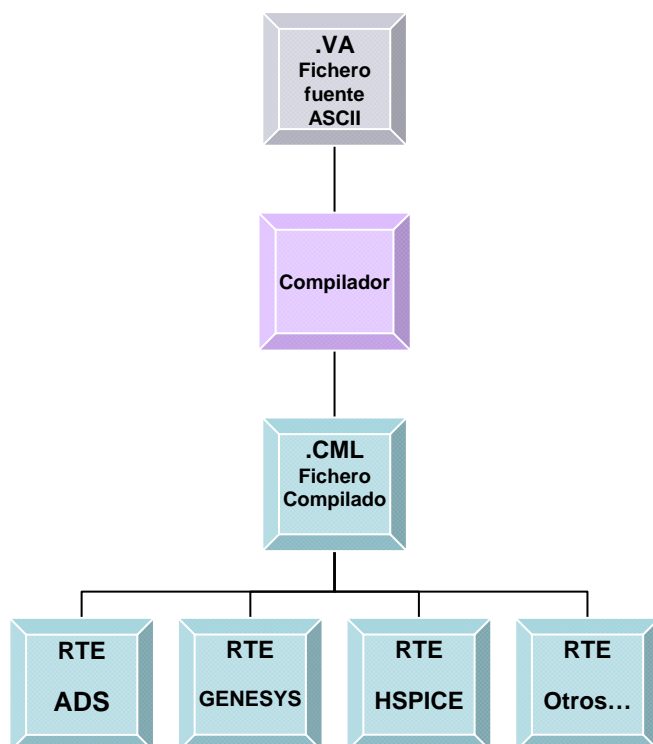


Fig. 1. Proceso de creación del modelo basado en lenguaje Verilog-A, y su portabilidad a diferentes plataformas.

El fichero con el código fuente Verilog-A, es un fichero de *texto plano* o ASCII que tiene extensión .VA, el compilador produce un archivo compilado (.CML) del modelo independiente, que presenta portabilidad, esto es, aunque haya sido desarrollado por un simulador concreto, puede compartirse por muchos tipos de simuladores obteniéndose los mismos resultados. Un esquema sencillo del proceso es el mostrado en la Fig. 1.

```

*** Fichero Verilog-A Diodo.VA;
`include "disciplines.vams" `include "constants.vams" `include
"compact.vams" module diodo_va(anodo,catodo); inout anodo,
catodo; electrical anodo, catodo, interno; parameter real Is = 2e-
12 from (0:inf];
parameter real alpha = 32 from (0:inf];
parameter real beta = 0.2 from (0:inf];
parameter real Rs = 2 from (0:inf];
parameter real Cjo = 2e-12 from (0:inf];
parameter real Vj = 0.9 exclude 0;
real Vd, Id, Qd, Qf, Qr;
analog
begin
  Vd = V(interno, catodo);
  //Diodo intrínseco
  Id = Is * (limexp(Vd * alpha) - 1);
  //Capacidades (de unión y difusión)
  Qf = Cjo * (Vd - beta * Vj) + pow((Vd - beta * Vj), 2) / (4 * Vj * (1 - beta)) /
sqrt(1 - beta) - 2 * Cjo * sqrt(Vj * (Vj - beta * Vj));
  Qr = -2 * Cjo * sqrt(Vj * (Vj - Vd));
  if (Vd < beta * Vj)
    Qd = Qr;
  else
    Qd = Qf;
  I(interno, catodo) <+ Id + ddt(Qd);
  V(anodo, interno) <+ I(anodo, interno) * Rs;
end
endmodule
  
```

Fig. 2. Fichero fuente *Diodo.VA* a ser compilado en los dos simuladores comerciales: GENESYS y ADS.

B. Estructura de un fichero fuente .VA en Verilog-A

Un fichero fuente en Verilog-A (extensión .va) tiene dos partes principales diferenciadas:

- Declaración de la interfaz del módulo: Parte en la que se define el nombre del módulo, definición de los puertos de entrada y salida y los parámetros que vayan a ser utilizados en el modelo en concreto.
- Descripción del comportamiento del módulo: Parte en la que se incluyen tanto las variables locales empleadas como el bloque analógico que describe el funcionamiento del modelo.

La definición de los puertos nos indica la naturaleza de los mismos (si son de tipo eléctrico o no), además de si se trata de puertos de entrada *input*, de salida *output* o bien bidireccionales *inout*.

Los parámetros del módulo son las constantes utilizadas por el modelo, si bien pueden ser de varias naturalezas (real, entero, etc.) pudiendo ser añadido un rango de valores entre los que pueden ser utilizados, conviene seguir las recomendaciones de Coram [5], para una correcta descripción de las mismas. Una vez compilado el fichero pueden ser modificados libremente por el usuario desde el propio simulador.

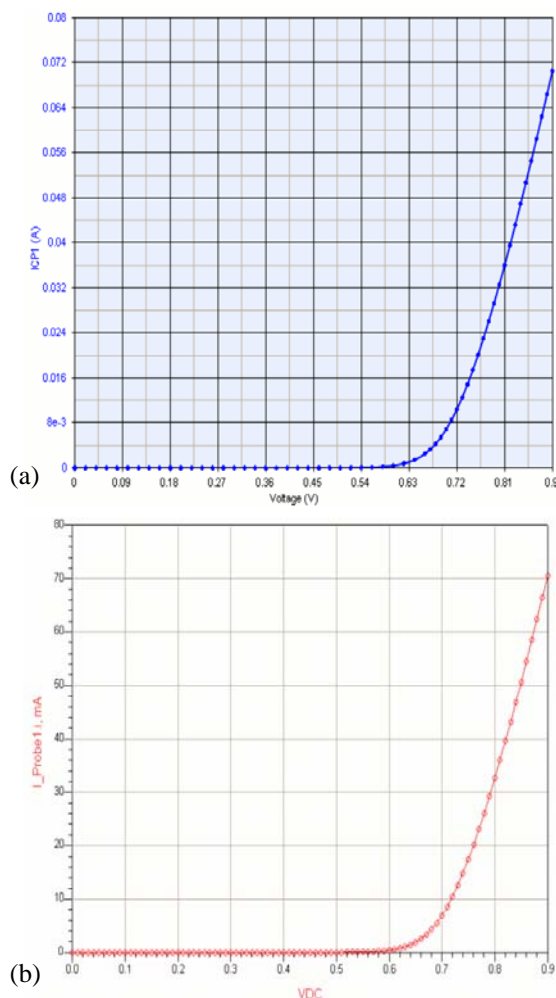


Fig. 3. (a) Curvas I-V calculadas con el simulador GENESYS y el modelo del diodo de microondas mostrado en la Fig. 2.

(b) Curvas I-V calculadas mediante el simulador ADS y el modelo del diodo de microondas mostrado en la Fig. 2.

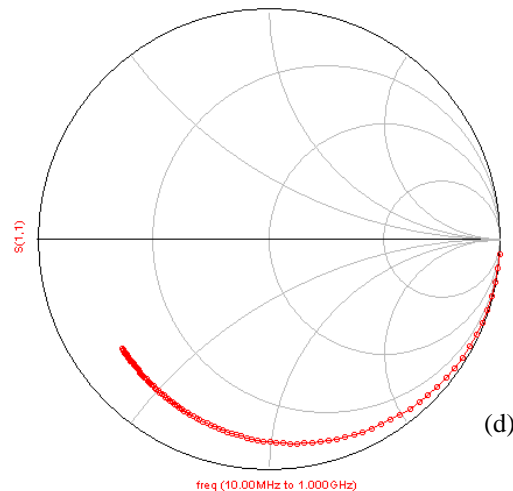
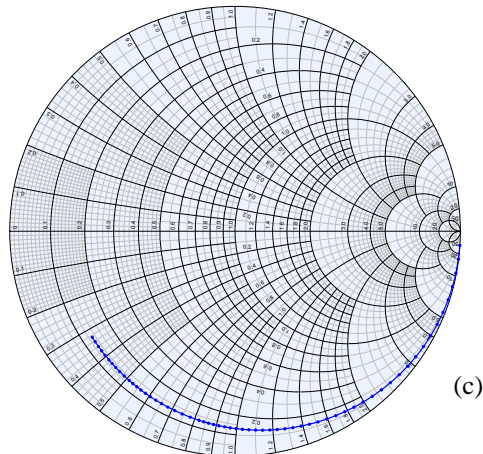
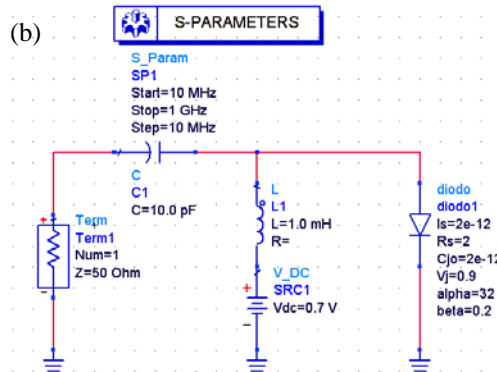
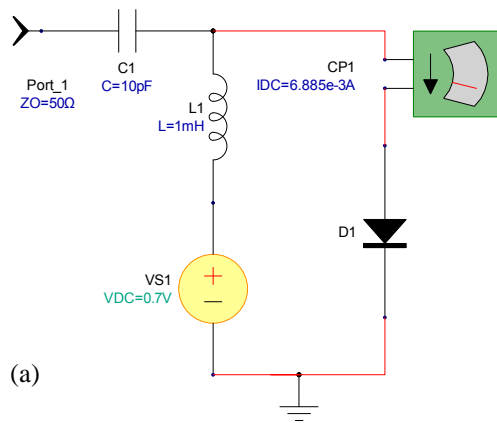


Fig. 4. Circuito esquemático utilizado para la simulación de un diodo típico de microondas genérico en los simuladores GENESYS (a) y en ADS (b) utilizando el mismo fichero fuente Verilog-A mostrado en la Fig.1. (c) Parámetro S11 calculado mediante GENESYS y el modelo desarrollado. (d) Parámetro S11 calculado mediante ADS y el modelo desarrollado.

III. SIMULACIÓN DE DISPOSITIVOS ACTIVOS DE MICROONDAS UTILIZANDO LENGUAJE VERILOG-A

De los numerosos casos estudiados, en esta comunicación, se presentarán dos casos: el de un diodo de microondas y el de un transistor PHEMT de microondas de la foundry PHILIPS. En ambos casos se ha utilizado exactamente el mismo fichero fuente para los dos simuladores utilizados. El fichero fuente para la simulación de un diodo típico de microondas tanto en DC como en scattering se muestra en la Fig.2. Las ecuaciones utilizadas para el modelo, así como el fichero fuente del transistor PHEMT han sido omitidos por falta de espacio, pero una explicación exhaustiva de cómo ha sido implementado el modelo completo en lenguaje Verilog-A puede encontrarse en [6].

En la Fig 3(a) y Fig 3 (b) se muestra el resultado de la simulación en DC para las dos plataformas utilizadas de las curvas I-V del mismo diodo, como puede observarse la concordancia es plena en ambas. En la Fig. 4 (a) y en la Fig. 4 (b) se muestran los esquemáticos utilizados para simular el comportamiento del diodo en RF (scattering) bajo las dos aplicaciones.

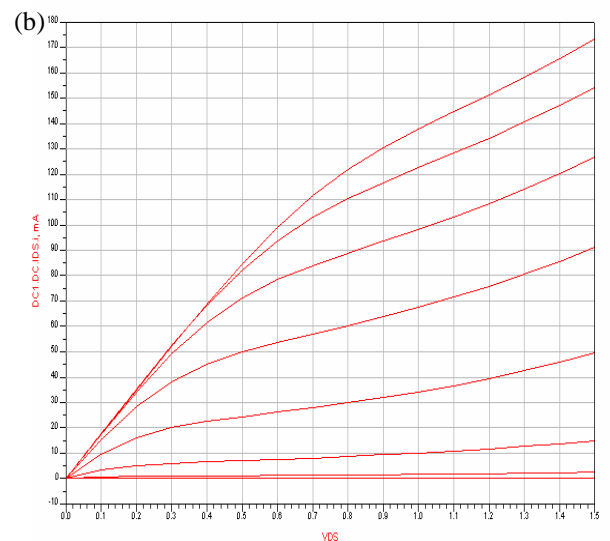
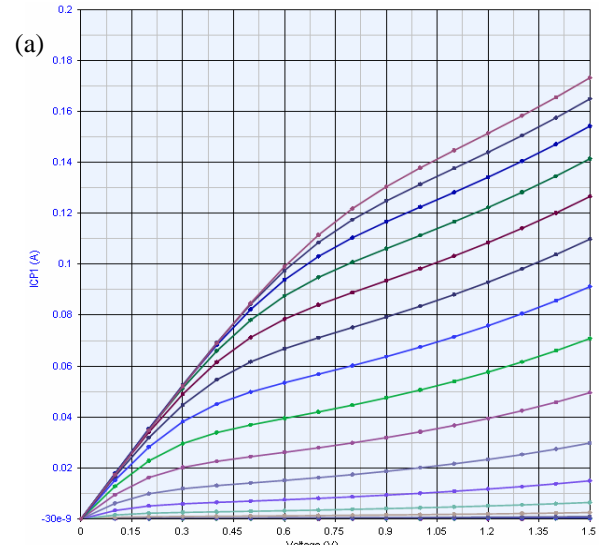


Fig. 5. (a) Curvas I-V calculadas mediante GENESYS para el transistor PHEMT de PHILIPS y el modelo desarrollado.

(b) Curvas I-V calculadas mediante ADS para el transistor PHEMT de PHILIPS y el modelo desarrollado.

Como se puede apreciar en la Fig. 4 (c) y en la Fig. 4 (d) las simulaciones llevados a cabo con en parámetros de scattering en ADS y GENESYS son exactamente iguales. Una explicación exhaustiva de cómo ha sido implementado el modelo completo en lenguaje Verilog-A puede encontrarse en [6]. El modelo de PHEMT utilizado está basado en el desarrollado por nuestro grupo en [7], y posteriormente modificado en [8].

Para finalizar, en la Fig. 6 se puede observar la simulación de los parámetros de Scattering para el punto de trabajo $V_{gs}=-1$ V, $V_{ds}=2$ V. La Fig 6 (a) se muestra la simulación de los parámetros S11 (traza azul), S22 (traza marrón) y S12 (traza verde) realizados en GENESYS. La Fig 6 (b) S11 (traza roja), S22 (traza lila) y S12 (traza azul) realizados en ADS. Las Fig 6 (c) y 6 (d) muestran la simulación del parámetro S21 para GENESYS y ADS respectivamente.

De todo esto se puede inferir que lo único que cambia en el aspecto de los resultados es el propio interfaz gráfico del software utilizado en la simulación, ya que las expresiones y los modelos utilizados son idénticos en ambos casos, dejándose la elección de la plataforma a la que el diseñador tenga disponible en su laboratorio.

IV. CONCLUSIONES

Este trabajo demuestra que el lenguaje Verilog-A es apropiado y ofrece excelentes resultados en el modelado de dispositivos activos de microondas independientemente del simulador utilizado.

La capacidad de reutilizar el mismo código fuente en diferentes simuladores comerciales es muy importante tanto para modeladores como diseñadores a la hora de poder utilizar el mismo modelo en distintas plataformas comerciales. Esta propiedad evita el tener que reescribir el código para diferentes plataformas de simulación, y eliminar de esta manera el error que esto conlleva. Debido a ello no es necesario desarrollar diferentes modelos para diferentes plataformas CAD y tenerlos que validar en cada simulador tal como se venía haciendo hasta ahora.

AGRADECIMIENTOS

Los autores quieren expresar su agradecimiento por el soporte proporcionado para el presente trabajo al Ministerio de Educación y Ciencia a través del proyecto TEC2005-07985-C03-01.

REFERENCIAS

- [1] <http://www.target-net.org>.
- [2] Verilog-AMS Language Reference Manual, version 2.2, Accellera, 2004. More info <http://www.accellera.org/home>.
- [3] L. Lemaitre, et. al., "Extensions to Verilog-AMS to Support Compact Device Modeling," Proc. 2003 IEEE International Workshop on Behavioral Modeling and Simulation BMAS 2003, San Jose, CA.
- [4] <http://www.eigroup.org/cmc/>
- [5] G.J. Coram, "How to (and how not to) write a compact model in Verilog-A", Behavioral Modeling and Simulation Conference, 2004. BMAS 2004. 21-22 Oct. 2004, Proceedings of the 2004 IEEE International, pp. 97- 106, Oct. 2004. ISBN: 0-7803-8615-9.
- [6] S. Rivera, Modelado de dispositivos activos de microondas utilizando lenguaje Verilog-A description language Proyecto fin de carrera. Universidad de Cantabria, June 2007.
- [7] J.M. Zamanillo, T. Fernández, Y. Newport, A. Mediavilla, A.Tazón. "Wideband Technique Models P-HEMT and GaAs MESFETs", Microwaves & RF, pp 60-69 Feb. 1996.

- [8] T. Fernández, Y. Newport, J.M. Zamanillo, A. Mediavilla, A. Tazón. Extracting a Bias Dependent Large Signal MESFET Model from Pulsed I/V Measurements. IEEE Transactions on MTT vol. 44, pp.372-378, March 1996.

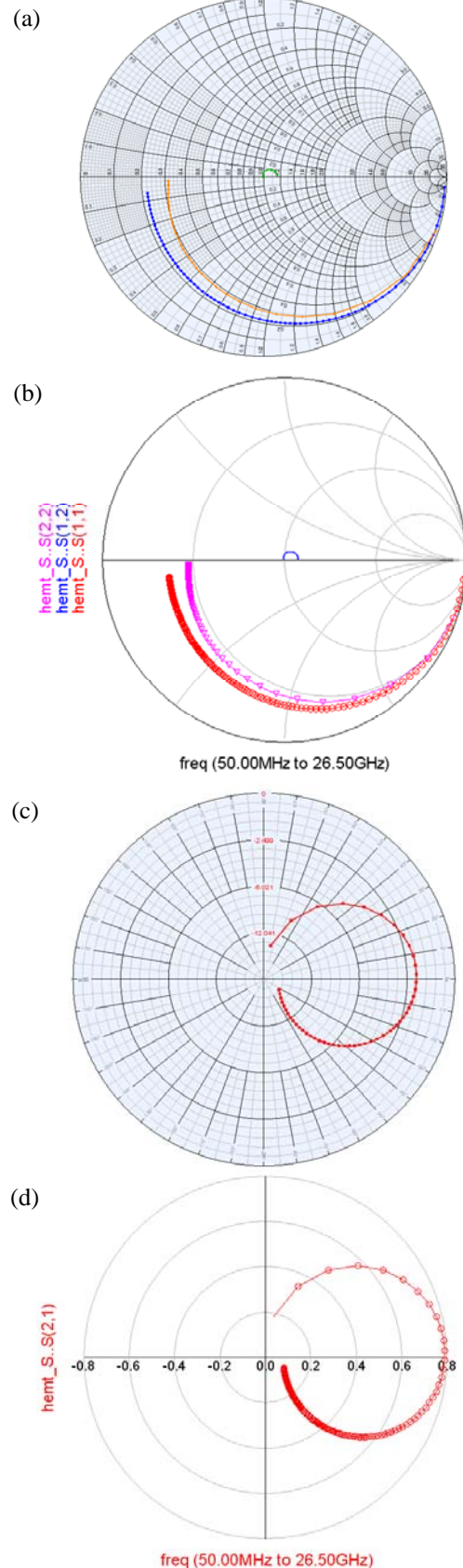


Fig. 6. S11,S22 y S12 calculados para el transistor PHEMT de PHILIPS en $V_{gs}=-1$ V, $V_{ds}=2$ V. en el simulador: (a) GENESYS (b) ADS
 S21 calculado para el transistor PHEMT de PHILIPS en $V_{gs}=-1$ V, $V_{ds}=2$ V. en el simulador: (c) GENESYS (d) ADS.